

CPU's e Barramentos

Sistemas da Computação

Prof. Rossano Pablo Pinto, Msc.

rossano at gmail com

2 semestre 2007

CPUs e Barramentos

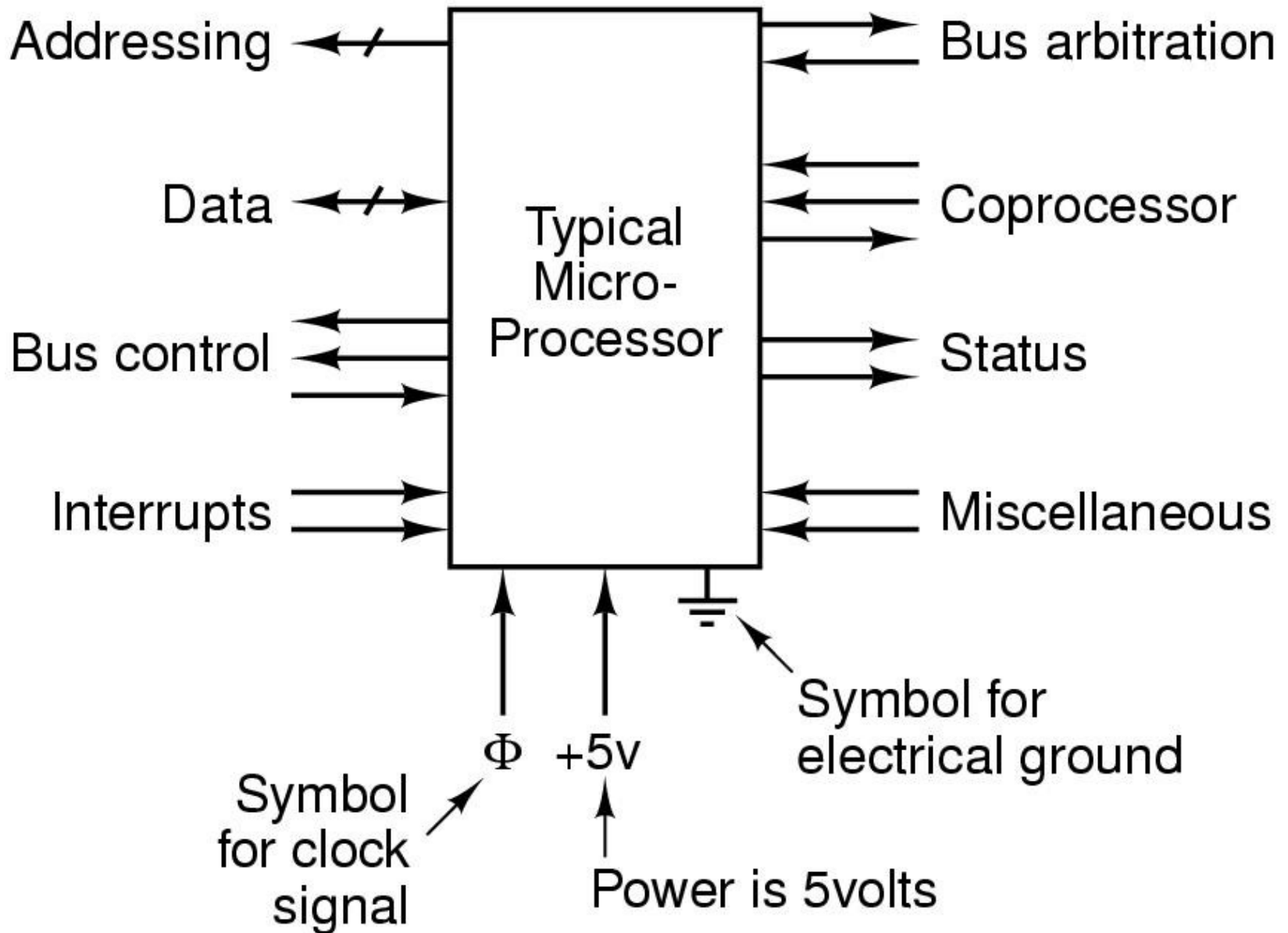
Seção 3.4 do livro do Tanenbaum

CPUs e Barramentos

- CPUs possuem um conjunto de pinos que servem para se comunicar com o restante dos subsistemas de um computador.
- Os pinos podem gerar sinais para o sistema, receber sinais do sistema e alguns podem receber e gerar sinais.
- Os pinos da CPU podem ser divididos em três tipos: endereço, dados e controle.

Seção 3.4 do livro do tanenbaum

CPUs e Barramentos



CPUs e Barramentos

- Busca de uma instrução:
 - 1. CPU coloca endereço de memória nos pinos de endereço
 - 2. Indica em um dos pinos de controle que deseja fazer uma operação de leitura (memória recebe este sinal)
 - 3. A memória responde colocando a palavra requerida nos pinos de dados da CPU (através do barramento de dados)

CPUs e Barramentos

- Busca de uma instrução:
 - 4. Memória indica em um dos pinos de controle do processador que terminou de colocar a palavra nos “pinos do processador”.
 - 5. Quando a CPU recebe o sinal, ela aceita a palavra (copia p/ algum registrador interno) e dá prosseguimento na execução da instrução.
 - 6. A instrução pode requerer ler ou escrever palavras de dados. Repete-se o processo p/ cada palavra.

CPUs e Barramentos

- Comunicação entre CPU, memória e I/O:
 - A CPU comunica-se com memória e I/O por meio de escrita em seus pinos e leitura em seus pinos. **SEMPRE** !!!
- Duas características principais determinam a performance da CPU:
 - número de pinos de endereço
 - número de pinos de dados

CPUs e Barramentos

- número de pinos de endereço
 - chip com **m** pinos de endereço pode endereçar **2^m** locais de memória.
 - Valores comuns de **m** : 16, 20, 32 e 64
- número de pinos de dados
 - chip com **n** pinos de dados pode ler ou escrever uma palavra de **n -bits** em apenas uma operação.
 - Valores comuns de **n** : 8, 16, 32, 64.
 - Ex.: CPU com 8 pinos de dados precisa de 4 operações para ler palavra de 32 bits. CPU com 32 pinos de dados faz em apenas 1 operação.

CPUs e Barramentos

- Pinos de controle
 - regulam o fluxo e temporização da transferência de dados entre CPU e outros elementos, além de usos diversos.
 - São categorizados em: *controle de barramento, interrupção, arbitragem de barramento, sinalização de co-processador, estado (status)* e outros.

CPUs e Barramentos

- Pinos de controle: controle do barramento
 - indica à memória ou dispositivos de E/S (I/O) se a CPU deseja fazer uma operação de **leitura** ou **escrita**.

CPUs e Barramentos

- Pinos de controle: interrupção
 - recebe sinais vindos de dispositivos de E/S
 - A CPU “pede” que um dispositivo de E/S faça alguma tarefa. CPU passa a executar outras operações. No término da execução da tarefa do dispositivo de E/S, o dispositivo sinaliza esta condição por meio de uma sinalização no pino de interrupção.

CPUs e Barramentos

- Pinos de controle: arbitragem de barramento
 - regulam o tráfego no barramento para impedir que 2 ou mais dispositivos tentem utilizar o barramento ao mesmo tempo.

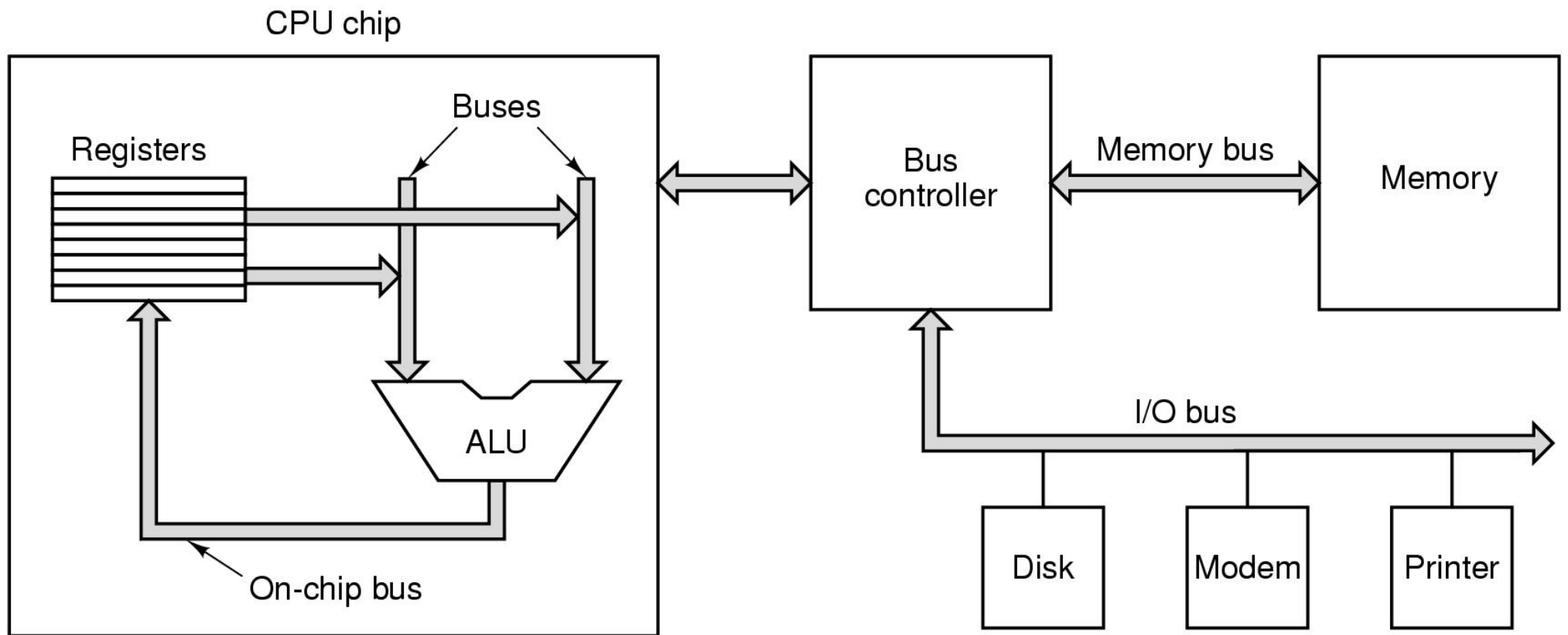
CPUs e Barramentos

- Pinos de controle: sinalização de co-processador
 - exemplos de co-processador: ponto-flutuante (matemático), gráfico (placa de vídeo 3D).
 - servem para comunicação entre esses co-processadores e CPU

CPUs e Barramentos

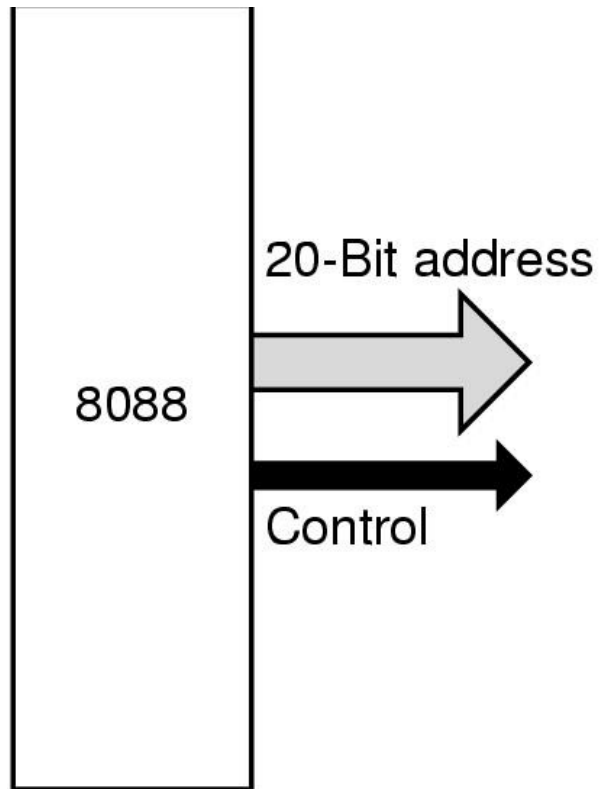
- Os barramentos podem ser internos ou externos à CPU. (**Nos interessa os externos**)
- Os barramentos (externos à CPU) de um sistema computacional interligam todos os elementos (CPU, memória, I/O) entre si.
- Os barramentos são categorizados pela sua função.

CPUs e Barramentos

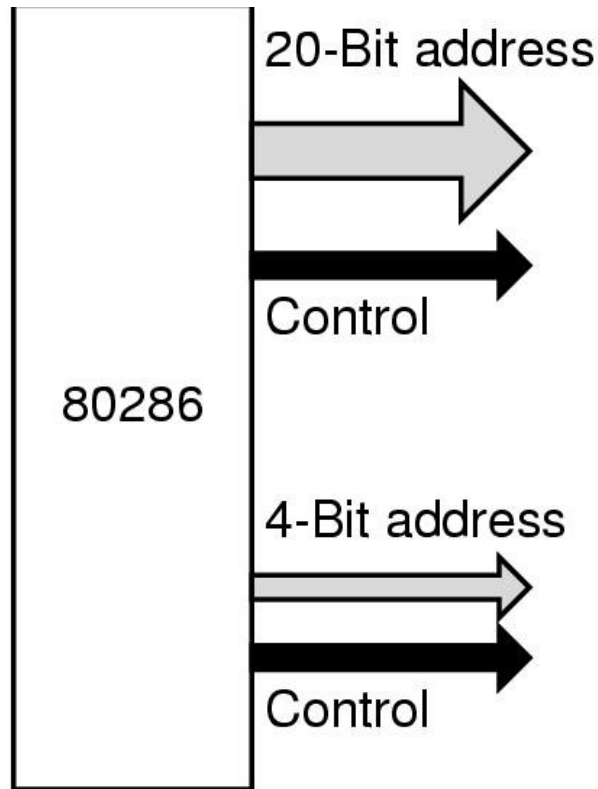


CPUs e Barramentos

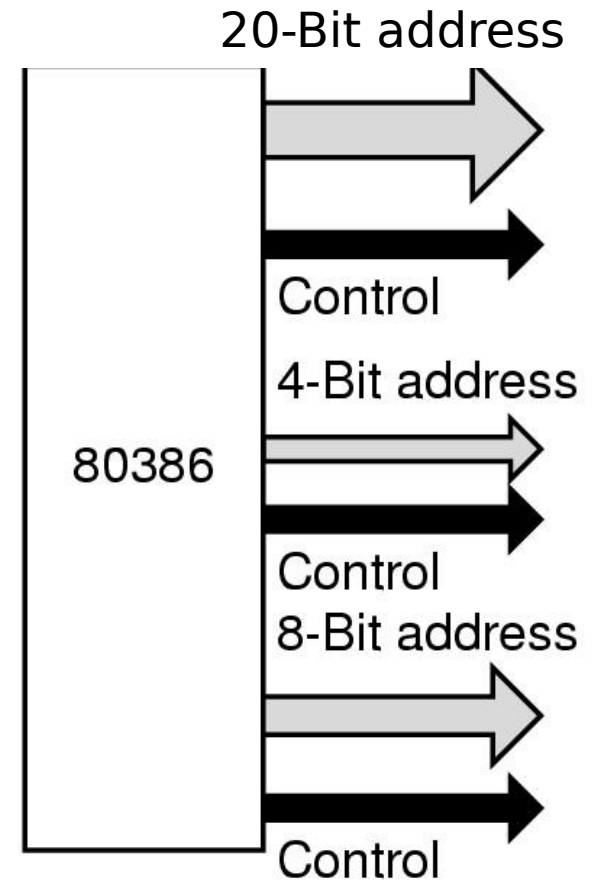
- Largura de barramento



(a)



(h)



(c)

CPUs e Barramentos

- Largura de barramento de endereços:
 - 20 bits: 2^{20} bytes de memória
 - 24 bits: 2^{24} bytes de memória
 - 32 bits: 2^{32} bytes de memória